

DDRメモリ・バスのシグナル・インテグリティの迅速な解析方法

Application Note 1591

このアプリケーション・ノートでは、DDR (ダブル・データ・レートSDRAM) 信号のシグナル・インテグリティの評価/検証のための新しいツールおよび測定手法について説明します。

簡単にするために、DDR1、DDR2、DDR3などのDDRテクノロジーはすべて (フル・バッファードDIMMのSDRAMサイドを含めて) 電氣的な特性が類似しているため、このアプリケーション・ノートではDDRと呼びます。

はじめに

DDRメモリ・テクノロジーは、データ・レートの高速化、低電圧化に向かっています。高速化が進むにつれ、検証が非常に困難になっています。メモリ・システムを正確に機能させるためには、シグナル・インテグリティの性能が最小要件を満たす必要があります。このシグナル・インテグリティは、システムの相互運用性を保証するための重要な要素となっています。またシグナル・インテグリティの不良は、タイミング関係のマージン、プロトコル違反、クロック・インテグリティの問題、他のバスからのエラーなど、他の不具合と密接に関係しています。

DDRはデータ転送が同じデータ・バス上で双方向に実行され、検証は非常に困難です。DDR信号のシグナル・インテグリティ性能を解析するには、データ・バス上の複合トラフィックを分離することが重要です。この分離は、ルート・コンプレックスとDDRチップによりドライブされる信号の特性を個別に解析する際に必要となります。

トラフィックには、読み込みデータ (出力)、書き込みデータ (入力)、ハイインピーダンス (アイドル) ステートの3種類があります。1つのストロブ信号

に同期されたデータ・グループは、8つのデータ・バスで構成されています。書き込みデータは読み込みデータに対して、ストロブ信号のエッジを基準にして90度シフトされます。

このため、デバッグには読み込みビットと書き込みビットを分離する必要があります。多くの場合、適切に分離した後で、アイ・ダイアグラム解析を使用してDDR信号が電圧/タイミング/ジ

ッタの要件に適合しているかをチェックします。

このアプリケーション・ノートでは最初に、従来の複合トラフィックの分離方法を説明します。その後で、Agilent N5414A InfiniiScan波形・イベント検索ソフトウェアを使用する新しい手法を概説します。このツールを使用すると、短時間で信号を詳細に理解することができます。

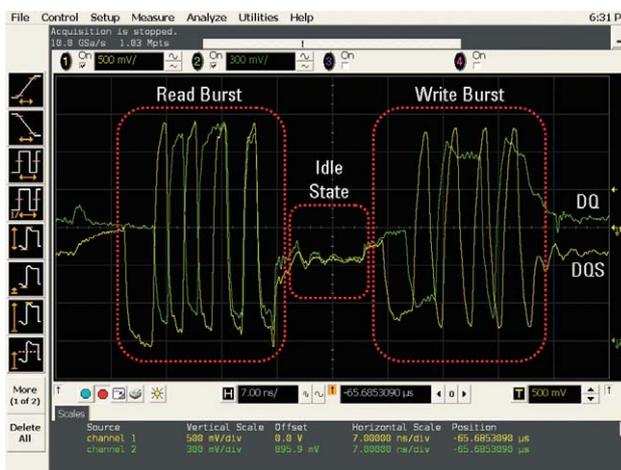


図1. DDRトラフィックは、読み込みバースト、書き込みバースト、アイドル・ステートで構成されています。読み込みバーストではDQSとDQのエッジは揃っていますが、書き込みバーストではDQSはDQの中央に揃えられています。

従来の方法1：読み込み／書き込みのプリアンブル幅でのトリガ

読み込みまたは書き込みのプリアンブル幅でのトリガにより、データ信号を分離することができます。仕様では、読み込みのプリアンブル幅は1クロック・サイクル周期の0.9~1.1倍です。一方、書き込みのプリアンブル幅は1クロック・サイクル周期の0.35倍以上で、上限値は決まっていません。したがって、最初にプリアンブル幅を決定した後で、トリガ条件を設定する必要があります。プリアンブルには個別の幅があるので、この方法により、読み込みデータと書き込みデータを分離できます。

しかし、この方法にはいくつかの問題があります。1つ目は、プリアンブル幅の定義が緩く、ASIC/DIMMベンダによって幅が異なることです。書き込みプリアンブルの上限値は定義されていないので、読み込みプリアンブルと同じ幅になる場合もあります。書き込みと読み込みのプリアンブル幅が近過ぎると、読み込み信号と書き込み信号との分離が難しくなります。

2つ目は、書き込み信号のプリアンブル幅がクロック周期の0.5倍のとき、この幅はデータ・ビットの1周期に近くなることです。このため、ハードウェア

トリガでは書き込みプリアンブル・ビットとノーマル・ビットを区別できません。

3つ目は、DDRのデータ・レートが高速化すると、クロック周期が狭くなることです。クロック周期が狭くなると、書き込み信号のプリアンブル幅は大幅に短くなります。例えば、DDR3-1600では、最小のプリアンブル幅は約200 psです。オシロスコープのハードウェアトリガでは、このような狭いパルス幅でトリガすることができません。

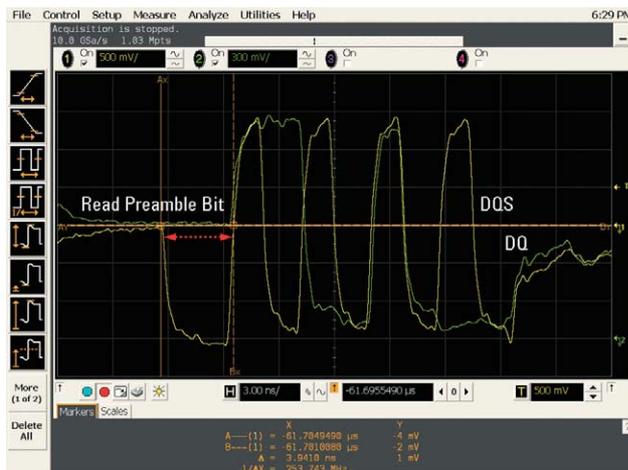


図2. DQS読み込み信号のプリアンブル・ビットでのトリガ

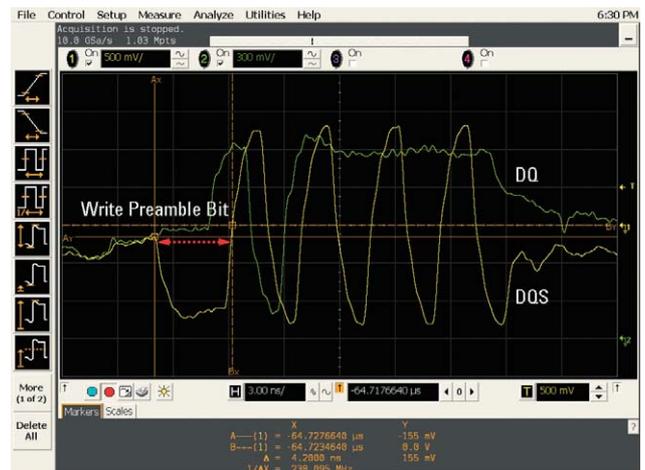


図3. DQS書き込み信号のプリアンブル・ビットでのトリガ

従来の方法2：振幅トリガ

通常、読み込み信号と書き込み信号の振幅は異なります。このため、大きい方の振幅でトリガすることにより分離できます。しかし、大きい方の振幅を、読み込み信号または書き込み信号として限定できません。

大きい方の信号を解析できても、解析対象の信号を制御できません。また、読み込み信号と書き込み信号の振幅レベルが近い場合にも問題が生じます。

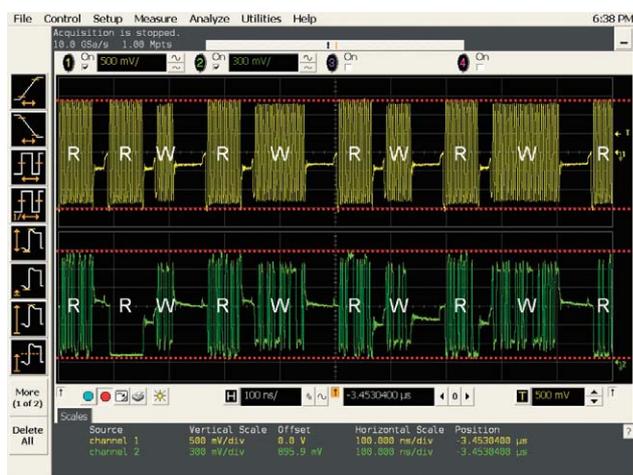


図4. 信号振幅を基にした読み込み信号と書き込み信号の分離。この場合、読み込み信号の振幅が書き込み信号よりもわずかに大きいので、読み込み信号のみを分離できます。

従来の方法3：ミックスド・シグナル・オシロスコープ (MSO) を使用した、読み込み／書き込みサイクルの分離

DDRは多くの制御信号ラインで構成されています。制御信号をMSOのデジタル入力に接続することにより、さまざまな動作モード（読み込み、書き込みなど）でトリガすることができます。それぞれの制御ラインに、各動作のフラグを立てられます。読み込みまたは書き込み動作でトリガするようにオシロスコープを設定することにより、アナログ・チャンネルに接続されたデータ信号を表示できます。

しかし、MSOソリューションの帯域

幅は低く、通常、1 GHz以下です。DDR1信号測定には適していますが、データ・レートがより高速なDDR2/DDR3メモリの帯域幅としては不十分です。帯域幅が不十分だと信号が歪み、解析が不正確になります。このため、より高データ・レートの読み込み／書き込み信号の分離には、広帯域アナログ・チャンネルを使用することになるのでチャンネル数が4個に制限されます。このチャンネルの制限を除くと、MSOはDDR信号のデバッグに最適なソリューションです。

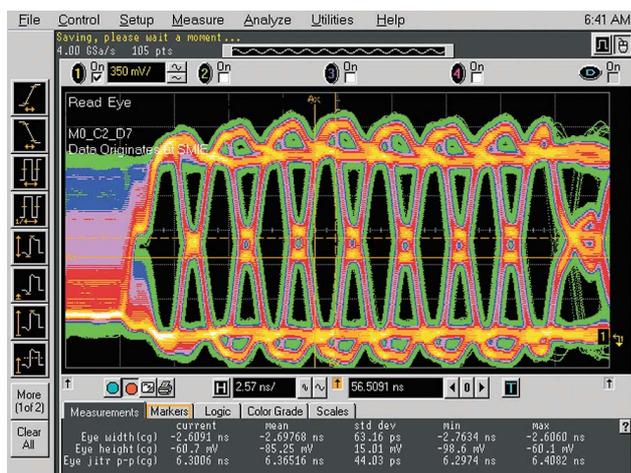


図5. MSOで制御信号をトリガすることによる、読み込み／書き込み信号の分離

新しい方法：InfiniiScanのゾーン設定機能

従来の方法では、読み込み／書き込み信号を分離して個別に解析する際に、オシロスコープの設定に時間がかかり過ぎるため、多くのエンジニアが不満を感じています。また、オシロスコープのセットアップ後も、測定値の一貫性と再現性は低いまです。

AgilentのInfiniiScan波形・イベント検索ソフトウェアを使用した、DDRの検証の簡素化

InfiniiScanのゾーン設定トリガ・モードでは、大きさの異なる最大4つのゾーンを使用してオシロスコープのディスプレイ上で信号をトラッキングすることができます。各ゾーンを“Must Intersect”または“Must Not Intersect”に設定できます。

このゾーンにより、波形がゾーンを横切るまたは横切らないかに基づいて、必要な信号をトラッキングできます。

図6のDDR信号は、読み込み信号と書き込み信号のそれぞれのパターンを無限残光モードで表示したものです。DQS信号は黄色、DQ信号は緑色の波形です。このようにトリガがDQS信号に設定されていると、DQ信号の読み込み／書き込み信号パターンが互いに重なり合いません。ゾーンを描くべき場所がわかると、InfiniiScanにより、読み込み／書き込みパターンを容易に分離できます。この方法を使用する場合、読み込み信号または書き込み信号を分離するためのゾーンの使用 방법에決まりはありません。適切に表示できるかどうかは、どこに、どのゾーンを描くかで決まります。



図6. 読み込み信号と書き込み信号のそれぞれのパターンを無限残光モードで表示したDDR信号

新しい方法：InfiniiScanのゾーン設定機能（続き）

読み込み信号の分離方法

最初に、“Must Not Intersect”ゾーンをDQS波形画面に描いた後で、オシロスコープが任意のノーマル・ビットまたはハイインピーダンス・ステートをトラッキングしないようにトリガ位置を決めます。

設定後、プリアンプル・ビットを確実にトラッキングできます。読み込みおよび書き込み信号は互いに重なり合ったままですが、2種類の区別のあるDQS波形があることが分かります。このうちの1つは読み込み信号のバーストです。

次に、別の“Must Intersect”ゾーンを、電圧が低い方の波形のプリアンプル・ビットで設定します。これで、読み込みバーストを識別することができます。その後、DQS読み込みとDQ読み込みが信号要件を満たしているかを確認できます。



図7. “Must Not Intersect”ゾーンをDQS波形画面に描き、アイドル・ステート信号を取り除きます。



図8. “Must Not Intersect”ゾーンを描いて、読み込み/書き込み信号のプリアンプルをオシロスコープでトラッキングします。



図9. “Must Intersect”ゾーンを電圧が低い方の波形のプリアンプル・ビットに描いて、読み込み信号のみをトラッキングします。

新しい方法：InfiniiScanのゾーン設定機能（続き）

書き込み信号の分離方法

“Must Not Intersect”ゾーンを使用して、読み込み／書き込みバーストの開始をトラッキングできます。書き込み信号をトラッキングするには、“Must Intersect”ゾーンを、書き込み信号波形（電圧が高い方の波形のプリアンプル・ビット）上に描きます。

読み込み信号の場合と同様に、DQS書き込み信号とDQ書き込み信号が信号要件を満たしているかを確認できます。

まとめ

新しいInfiniiScanソフトウェアを使用すると、DDRメモリの読み込み／書き込み信号を簡単にトリガすることができます。また、この方法により、デバッグを迅速に行え、システム性能を詳細に解析することができます。

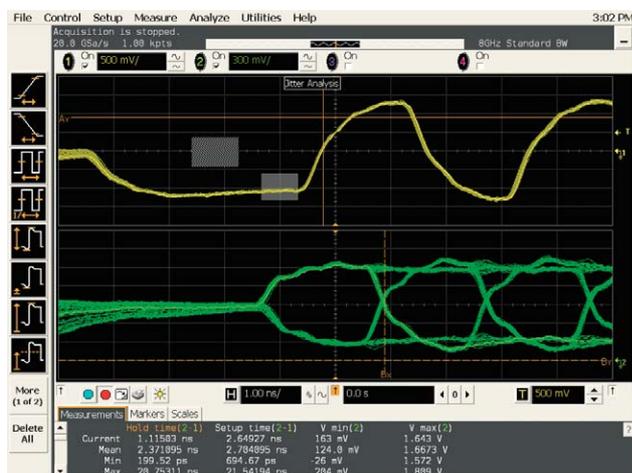


図10. 書き込み信号が読み込みと書き込みの複合波形から適切に分離されています。

関連カタログ

タイトル	カタログ・タイプ	カタログ番号
Improve Your Time-to-Insight: Debugging Intermittent Memory Failures in DDR and DDR2 Systems	Application Note	5989-4991EN
N5413A DDR2クロック評価ツール	Data Sheet	5989-3195JAJP
N5414A/N5415A波形・イベント検索ソフトウェア	Data Sheet	5989-4605JAJP
Infiniium DS080000B Series Oscilloscopes and InfiniiMax Series Probes	Data Sheet	5989-4606EN

製品のWebサイト

アプリケーションおよび製品の最新情報および詳細情報は、Agilentの製品Webサイトを参照してください：

www.agilent.co.jp/find/n5413a



電子計測UPDATE

www.agilent.co.jp/find/emailupdates-Japan

Agilentからの最新情報を記載した電子メールを無料でお送りします。



Agilent Direct

www.agilent.co.jp/find/agilentdirect

テスト機器ソリューションを迅速に選択し使用できます。



Agilent Open

www.agilent.co.jp/find/open

Agilentは、テスト・システムの接続とプログラミングのプロセスを簡素化することにより、電子製品の設計、検証、製造に携わるエンジニアを支援します。Agilentの広範囲のシステム対応測定器、オープン・インダストリ・ソフトウェア、PC標準I/O、ワールドワイドのサポートは、テスト・システムの開発を加速します。



www.lxistandard.org

LXIは、GPIBのLANベースの後継インタフェースで、より高速で効率的な接続を行えます。Agilentは、LXIコンソーシアムの設立メンバです。

Remove all doubt

アジレント・テクノロジーでは、柔軟性の高い高品質な校正サービスと、お客様のニーズに応じた修理サービスを提供することで、お使いの測定機器を最高標準に保つお手伝いをしています。お預かりした機器をお約束どおりのパフォーマンスにすることはもちろん、そのサービスをお約束した期日までに確実にお届けします。熟練した技術者、最新の校正試験プログラム、自動化された故障診断、純正部品によるサポートなど、アジレント・テクノロジーの校正・修理サービスは、いつも安心して信頼できる測定結果をお客様に提供します。

また、お客様それぞれの技術的なご要望やビジネスのご要望に応じて、
・アプリケーション・サポート
・システム・インテグレーション
・導入時のスタート・アップ・サービス
など、専門的なテストおよび測定サービスも提供しております。

世界各地の経験豊富なアジレント・テクノロジーのエンジニアが、お客様の生産性の向上、設備投資の回収率の最大化、測定器のメンテナンスをサポートいたします。詳しくは：

www.agilent.co.jp/ind/removealldoubt

アジレント・テクノロジー株式会社

本社 〒192-8510 東京都八王子市高倉町9-1

計測お客様窓口

受付時間 9:00-19:00 (土・日・祭日を除く)

FAX、E-mail、Webは24時間受け付けています。

TEL ■■ 0120-421-345
(042-656-7832)

FAX ■■ 0120-421-678
(042-656-7840)

Email contact_japan@agilent.com

電子計測ホームページ
www.agilent.co.jp

● 記載事項は変更になる場合があります。
ご発注の際はご確認ください。

Copyright 2007

アジレント・テクノロジー株式会社



Agilent Technologies

July 24, 2007
5989-6664JAJP
0000-00DEP